(19) JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08097468 A**

(43) Date of publication of application: **12.04.96**

(51) Int. Cl **H01L 33/00** **H01S 3/18**

(21) Application number: **06233179**

(22) Date of filing: **28.09.94**

(71) Applicant: **ROHM CO LTD**

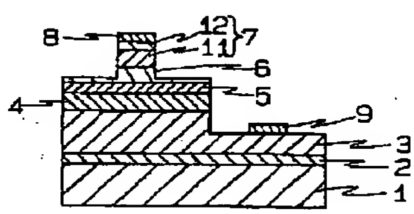
(72) Inventor: **SHAKUDA YUKIO**

(54) **SEMICONDUCTOR LIGHT EMITTING DEVICE**

(57) Abstract:

PURPOSE: To reduce the contact resistance between a positive side electrode and a contact layer and lower the operation voltage of a semiconductor light emitting device.

CONSTITUTION: A light emitting part which includes at least an n-type layer and a p-type layer is provided on a substrate 1 and, further, gallium nitride system compound semiconductor layers 3, 4, 5 and 6 are built up on the substrate 1 and a negative side electrode 9 and a positive side electrode 8 which are connected to the n-type layer and the p-type layer respectively are provided. The surface of a contact layer 7 on which the positive side electrode is provided is made of p-type $In_xGa_{1-x}N$ ($0<x<1$), p-type GaAs, p-type GaP, p-type $In_yGa_{1-y}As$ ($0<y<1$) or p-type $In_yGa_{1-y}P$ ($0<y<1$).



[Claim(s)]

[Claim 1] The semiconductor light emitting device of the semiconductor layer in which it is the semiconductor light emitting device in which it comes to prepare n lateral electrode and p lateral electrode which are connected to the aforementioned n type layer and p type layer, respectively while the laminating of the CHITSU-ized gallium system compound semiconductor layer which has the luminescence section including n type layer and p type layer at least on a substrate is carried out, and the aforementioned p lateral electrode is prepared whose electrode side front face is p mold Inx Ga1-x N (0< x<1) at least.

[Claim 2] The semiconductor light emitting device according to claim 1 whose composition ratio x of Above In is 0< x<=0.5.

[Claim 3] The semiconductor light emitting device of the semiconductor layer in which it is the semiconductor light emitting device in which it comes to prepare n lateral electrode and p lateral electrode which are connected to the aforementioned n type layer and p type layer, respectively while the laminating of the CHITSU-ized gallium system compound semiconductor layer which has the luminescence section including n type layer and p type layer at least on a substrate is carried out, and the aforementioned p lateral electrode is prepared whose electrode side front face is p type GaAs or p type GaP at least.

[Claim 4] While the laminating of the CHITSU-ized gallium system compound semiconductor layer which has the luminescence section including n type layer and p type layer at least on a substrate is carried out It is the semiconductor light emitting device in which it comes to prepare n lateral electrode and p lateral electrode which are connected to the aforementioned n type layer and p type layer, respectively. The semiconductor light emitting device of the semiconductor layer in which the aforementioned p lateral electrode is prepared whose electrode side front face is p type Iny Ga1-y As (0< y<1) or p mold Iny Ga1-y P (0< y<1) at least.

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to a semiconductor light emitting device. It is related with the semiconductor light emitting device using the suitable CHITSU-ized gallium system compound semiconductor

for blue luminescence in more detail.
[0002] A CHITSU-ized gallium (GaN) system compound semiconductor is III here. The compound of Ga of a group element, and N of V group element, or III The semiconductor which consists of a compound which a part of N of the thing which a part of Ga of a group element replaced by other III group elements, such as aluminum and In, and/or V group element replaced by other V group elements, such as P and As, is said.
[0003] Moreover, a semiconductor light emitting device means the semiconductor device which generates light, such as light emitting diode (henceforth Light Emitting Diode) which has double heterojunctions, such as pn junction or pin, a super luminescent diode (SLD), or a semiconductor laser diode (LD).
[0004]
[Description of the Prior Art] Conventionally, by having obtained red and the p type semiconductor layer of low resistance which carried out the dopant of Mg, using a CHITSU-ized gallium system compound semiconductor in recent years although it compared green, and brightness is small and the difficulty was in utilization, brightness of blue Light Emitting Diode improves and it is basking in the limelight.
[0005] The process of Light Emitting Diode of the conventional CHITSU-ized gallium system is performed at a process as shown below, and shows the perspective diagram of Light Emitting Diode using the completed CHITSU-ized gallium system compound semiconductor to drawing 4.
[0006] To the substrate 21 which consists of sapphire (aluminum2 O3 single crystal) etc., at 400-700-degree C low temperature First, an organometallic compound vapor growth It is carrier gas H2 by (it is hereafter called the MOCVD method). Trimethylgallium which is organometallic compound gas SiH4 as (it is hereafter called TMG), ammonia (NH3), and a dopant It supplies. etc. -- About 0.01-0.2 micrometers of low-temperature buffer layers 22 which consist of an n type GaN layer are formed, and about 2-5 micrometers of elevated-temperature buffer layers 23 which subsequently supply the 700-1200-degree C same gas at an elevated temperature, and consist of GaN of n type of the same composition are formed.
[0007] Subsequently, the material gas of a trimethylaluminum (henceforth TMA) is further added to the above-mentioned gas, the n type Alr Ga1-r N

(0< r<1) layer containing Si of n type dopant is formed, and about 0.1-0.3 micrometers of n type clad layers 24 for double heterojunction formation are formed.

[0008] Next it replaces with TMA of the above-mentioned material gas, trimethylindium (henceforth TMI) is introduced, and about 0.05-0.1 micrometers of material 25 to which bandgap energy becomes small from that of a clad layer, for example, the barrier layer which consists of Ins Ga1-s N (0< s<1), is formed.

[0009] Furthermore, it is impurity material gas with the gas of the same raw material as the gas used for formation of n type clad layer 24 SiH4 It replaces with, the bis(cyclopentadienyl) magnesium (henceforth Cp2 Mg) or dimethyl zinc (henceforth DMZn) for Mg or Zn as a p type impurity is added, it introduces into a coil, and the vapor growth of the p type Alr Ga1-r N layer which is p type clad layer 26 is carried out. Thereby, a double heterojunction is formed of n type clad layer 24, a barrier layer 25, and p type clad layer 26.

[0010] Subsequently, for contact layer 27 formation, Cp2 Mg or DMZn is supplied as impurity material gas by the same gas as the above-mentioned buffer layer 23, and 0.3-2 micrometers of p type GaN layers are grown up.

[0011] the it back SiO2 and Si 3N4 A protective coat is prepared all over the growth phase front face of a semiconductor layer. etc. -- After performing 400-800 degrees C and 20 - 60-minute room [about] annealing, attaining activation of p type clad layer 26 and the cap layer 27 and removing a protective coat, in order to form the electrode by the side of n, Apply a resist, perform patterning, dry etching removes a part of each grown-up semiconductor layer, and the buffer layer 23 or n type clad layer 24 which is an n type GaN layer is exposed. The Light Emitting Diode chip is formed by forming the electrode 30 by the side of n, and the electrode 29 by the side of p by sputtering etc., and carrying out dicing.

[0012]

[Problem(s) to be Solved by the Invention] Although the GaN layer is used as a contact layer 27 in which p lateral electrode is prepared in the semiconductor light emitting device using the conventional CHITSU-ized gallium system compound semiconductor The energy gap of the conduction band of metals, such as Au, an alloy of Au and Zn, etc. which are used as being influenced by change of surface level and an electrode, and the valence

band of GaN for the reasons of a large thing etc. There is a problem that the contact resistance of an electrode metal and a contact layer is not stabilized as a result, and contact resistance becomes large, and operating voltage becomes high. This problem originates in the basic problem that carrier concentration of p type layer cannot be made high, it is the semiconductor laser which restricts a current pouring field in the shape of a stripe further, and by the type which forms the width of face of an electrode in a stripe configuration, since the touch area of an electrode becomes small, it becomes remarkable especially.

[0013] this invention solves such a problem, and the contact resistance of p lateral electrode and a contact layer is small, and it is low operating voltage, and aims at offering the semiconductor light emitting device from which a big output is obtained.

[0014]

[Means for Solving the Problem] While the laminating of the CHITSU-ized gallium system compound semiconductor layer which has the luminescence section including n type layer and p type layer at least on a substrate is carried out, the semiconductor light emitting device of this invention It is the semiconductor light emitting device in which it comes to prepare n lateral electrode and p lateral electrode which are connected to the aforementioned n type layer and p type layer, respectively. Even if there are few semiconductor layers in which the aforementioned p lateral electrode is prepared, on an electrode side front face p mold Inx Ga1-x N (0< x<1), p type GaAs, p type GaP, p type Iny Ga1-y As (0< y<1), or Iny Ga1-y P (0< y<1) is prepared.

[0015] Since the problem of a stacking fault cannot appear and it can lower contact resistance that the composition ratio x of In of the aforementioned Inx Ga1-x N is 0< x<=0.5, it is desirable.

[0016]

[Function] Since Inx Ga1-x N, GaAs, GaP, Iny Ga1-y As, or Iny Ga1-y P is used for the front face of a contact layer in which p lateral electrode is prepared according to the semiconductor light emitting device of this invention, the contact resistance of a semiconductor layer and an electrode becomes small. Namely, since bandgap energy (forbidden-band width of face) cannot oxidize easily small from GaN, it is hard to generate surface level and,

as for these semiconductor layers, such as Inx Ga1-x N, (contact resistance) becomes small in the difficulty of flowing of the current by the electron by surface level, or the hole trap. Moreover, semiconductor layers, such as Inx Ga1-x N, have small bandgap energy (forbidden-band width of face) compared with GaN, the energy gap of the energy level of the conduction band of the metal as an electrode and the valence band of a semiconductor layer is small, and an electron hole tends to flow. Although the gap has arisen in the energy level of a valence band between the Inx Ga1-x N layer and the GaN layer The energy gap Ev of an electrode metal and a GaN layer is the energy gap Ev1 of a metal and an Inx Ga1-x N layer. Energy gap Ev2 of an Inx Ga1-x N layer and a GaN layer Since it is divided, Small energy gap Ev1 The overcome electron hole or electron is the small energy gap Ev2. That what is necessary is just to get over further, since it is not necessary to overcome the directly big energy gap Ev, contact resistance becomes small seemingly.

[0017] Since bandgap energy (forbidden-band width of face) cannot oxidize easily small like [GaP / GaAs or] Inx Ga1-x N, it is hard to produce surface level, and bandgap energy is smaller than Inx Ga1-x N, and contact resistance becomes small further.

[0018] Moreover, Iny Ga1-y As or Iny Ga1-y P carries out the operation which carries out the role to which In makes small further bandgap energy (forbidden-band width of face), and makes contact resistance small further like the above-mentioned Inx Ga1-x N. In this case, although it shifts more greatly about grid adjustment than Inx Ga1-x N, the effect of bandgap energy reduction is larger. Moreover, p type carrier concentration is also raised more.

[0019]

[Example] The semiconductor light emitting device of this invention is explained referring to an accompanying drawing next.

[0020] Drawing 1 is drawing in which cross-section explanatory drawing of one example of the semiconductor light emitting device of this invention and drawing 2 show the process explanatory drawing, and drawing 3 shows the contact layer of the semiconductor light emitting device of drawing 1 , and the energy band of p lateral electrode.

[0021] As shown in drawing 1 , one example of the semiconductor light

emitting device of this invention For example, sapphire () [aluminum2] O3 The about 0.01-0.2 micrometers low-temperature buffer layer 2 which consists of n type GaN etc. on the substrates 1, such as a single crystal, the about 2-5 micrometers elevated-temperature buffer layer 3, the about 0.1-0.3-micrometer lower clad layer 4 which consists of n type Alr Ga1-r N (0< r<1), a non dope Or it consists of an n type or p type Ins Ga1-s N (0< s<1). Bandgap energy is smaller than the lower clad layer 4. The about 0.1-0.3-micrometer up clad layer 6 which is p type in the same composition as the about 0.05-0.1-micrometer barrier layer 5 with a large refractive index, and the lower clad layer 4, the GaN layer 11 of about 0.3-2-micrometer p type which is a low resistive layer in the same composition as buffer layers 2 and 3 And the laminating of the contact layer 7 which consists of an Inx Ga1-x N (0< x<1) layer 12 of about 0.05-0.2-micrometer p type prepared in the front-face side is carried out one by one. The n lateral electrode 9 is formed in n type clad layer 4 or the elevated-temperature buffer layer 3 which **********ed and exposed to the Inx Ga1-x N layer 12 of the front face of the contact layer 7 a part of p lateral electrode 8 and semiconductor layer by which the laminating was carried out, and the chip of the semiconductor laser of this invention is formed.

[0022] The semiconductor light emitting device of this invention has the feature in the laminating of the CHITSU-ized gallium system compound semiconductor layer being carried out, the p type contact layer 7 in which the p lateral electrode 8 is formed having bandgap energy smaller than GaN, and the p type Inx Ga1-x N layer 12 which is the material which surface level cannot generate easily being formed in the front face of the GaN layer 11, and the p lateral electrode 8 being formed on the Inx Ga1-x N layer 12. Since it will become grid mismatching if mixed crystal of the In is carried out to GaN, a small material of bandgap energy is not used like a barrier layer other than an indispensable layer, and, as for using an Inx Ga1-x N layer for the contact layer 7, the way of thinking is not carried out at all, either. However, carrier concentration of p type layer could not be raised in the semiconductor light emitting device using the CHITSU-ized gallium system compound semiconductor more than constant value, but increase of the contact resistance of p type layer and p lateral electrode had become the cause of raising operating voltage and reducing luminous efficiency. this

invention person conquers the problem of grid mismatching by setting to about 0.05-0.2 micrometers semiconductor layer thickness formed even if a little grid mismatching arises as a result of repeating examination wholeheartedly, finds out that the fall of contact resistance with a metal can be attained, and came to complete this invention.

[0023] Although phenomena, such as transposition generating, appear and were not desirable even if it made it the above-mentioned half-********** when using Inx Ga1-x N which made In contain as a small material of bandgap energy, and the composition ratio of In became large the composition ratio x of In -- 0< x<=0.5 -- contact resistance with a metal was able to be made small, without the problem of transposition generating arising preferably 0.05<=x<=0.3 and by making it still more preferably 0.05<=x<=0.2

[0024] Even if it used GaAs or GaP instead of Inx Ga1-x N as a small material of bandgap energy, contact resistance with a metal was small similarly, and moreover it was hard to generate the surface level of a semiconductor layer front face, and operation by low operating voltage was obtained. Although a GaN system differs from growth temperature, after GaAs and GaP form a GaN system, they are obtained by lowering the temperature in an MOCVD system to 500-800 degrees C, and growing up it. Moreover, although GaAs and GaP also become GaN and grid mismatching, the influence by the stacking fault becomes to some extent small by carrying out to about 0.05-0.2 micrometers in the above-mentioned thickness.

[0025] By carrying out mixed crystal of the In to GaAs or GaP further, the property of being easy to alloy with the metal which can oxidize easily neither rather than aluminum nor Ga could be used, and contact resistance was able to be reduced further. In this case, the composition ratio of In can be increased about with zero to 0.5.

[0026] Below, contact resistance with p lateral electrode explains the principle which becomes small by preparing the small semiconductor layer of bandgap energy in the front face of the contact layer 7, referring to drawing 3 .

[0027] Drawing 3 is drawing having shown the energy band of the contact layer 7 and the p lateral electrode 8, the left-hand side of drawing shows p

type clad layer 6 side of the contact layer 7, right-hand side shows the p lateral-electrode 8 side, the GaN layer 11 and B show the Inx Ga1-x N layer 12, and G shows [A] a part of each energy band of the p lateral electrode 8. the electrode by which drawing 3 (a) and (b) are prepared in composition of a semiconductor layer, or a semiconductor layer front face -- public funds -- according to the kind of group etc., it is what showed typically the situation which an energy level goes up on the front face of the GaN layer 11 or the Inx Ga1-x N layer 12, or falls, and the same phenomenon is shown also in the state of any It sets to drawing 3 and is P1 and P2. It is the valence band of GaN and Inx Ga1-x N, Q1, and Q2, respectively. A conduction band and R show an energy level with most electrons of an electrode metal, respectively. Moreover, P1 Q1 Gap F1 And P2 Q2 Gap F2 The bandgap energy (forbidden-band width of face) of GaN and Inx Ga1-xN is shown, respectively.

[0028] The flow of the current from p lateral electrode to a contact layer is the valence band P1 of energy level [of an electrode metal] R to GaN. Although it means that an electron hole moves Since the Inx Ga1-x N layer 12 is formed according to this invention, It is once the valence band P2 of the Inx Ga1-x N layer 12. Gap energy Ev1 Get over and an electron hole flows. Subsequently, P2 Shell P1 Gap energy Ev2 Since it is not necessary to get over and to overcome the gap energy Ev in case there is no Inx Ga1-xN at once that what is necessary is just to flow, it is easy to flow. The current in this case is a constant also including the term of temperature, respectively k1 and k2 When it carries out, it can express with exp {- (k1 Ev1+k2 Ev2)}. Thus, it is the forbidden-band width of face F2 of Inx Ga1-x N that an energy barrier is divided into two steps. Forbidden-band width of face F1 of GaN It is because it is small and is the forbidden-band width of face F1 of GaN ideally. It is desirable to use the material of about 1/2 forbidden-band width of face.

[0029] Also as for GaAs, GaP, Iny Ga1-y As, or Iny Ga1-y P, forbidden-band width of face has the same relation, and contact resistance becomes small similarly.

[0030] It explains referring to drawing 2 about the process of the semiconductor laser of drawing 1 next.

[0031] first, the substrate 1 which consists of sapphire etc. as shown in drawing 2 (a) -- the MOCVD method -- carrier gas H2 TMG which is

organometallic compound gas, and NH3 And SiH4 as a dopant etc. -- it supplies and about 2-5-micrometer 0.01-0.2 micrometers grow the low-temperature buffer layer 2 and the elevated-temperature buffer layer 3 which consist of CHITSU-ized gallium system semiconductor layers, such as an n type GaN layer, respectively

[0032] Subsequently, TMA is further added to the above-mentioned gas, and it is SiH4 about Si of n type dopant etc. About 1-2 micrometers of n type clad layers 4 contained as gas etc. are formed.

[0033] Next, as a material to which bandgap energy becomes smaller than that of a clad layer For example, replace with the above-mentioned material gas, introduce TMI, and about 0.05-0.1 micrometers of barrier layers 5 are formed. Furthermore, it is dopant gas with the gas of the same raw material as the gas used for formation of n type clad layer 4 SiH4 It replaces with, and introduces into a coil as Cp2 Mg or DMZn as a p type impurity, and the vapor growth of the p type GaN layer which is p type clad layer 6 is carried out.

[0034] Subsequently, as shown in drawing 2 (b), for the contact stratification, Cp2 Mg or DMZn is supplied as dopant gas by the same gas as the above-mentioned buffer layer 3, and the p type GaN layer 11 is grown up into the thickness of about 0.3-2 micrometers.

[0035] Furthermore, in order to make small contact resistance with p lateral electrode, TMI is added to the same material gas as the above-mentioned GaN layer 11, and the Inx Ga1-x N (0< x<1, for example, x= 0.1) layer 12 is formed in about 0.05-0.2 micrometers. It is because contact resistance cannot be lowered if too thin [if an Inx Ga1-x N layer is not much thick, resistance of this film itself will influence the whole, and].

[0036] Although the p type Inx Ga1-x N layer was used as a part of contact layer in the above-mentioned explanation It changes to p type Inx Ga1-x N. p type GaAs, p type GaP, It can deal in the same effect also by forming p type Iny Ga1-y As (0< y<1, for example, y= 0.2) or p mold Iny Ga1-yP (0< y<1, for example, y= 0.5) as a contact layer of the side in contact with p lateral electrode. In this case, it is obtained by lowering the temperature in an MOCVD system to 500-800 degrees C, and replacing with the above-mentioned TMI, or introducing a tertiarybutyl arsine (TBA) or a TASHARU butyl phosphine (TBP) with TMI.

[0037] the it back SiO2 and Si 3N4 etc. -- a protective coat is prepared all

over the front face of the growth phase of a semiconductor layer, annealing or electron beam irradiation (400-800 degrees C and 20 - 60-minute about room) is performed, and activation of p type clad layer 6 and the contact layer 7 is attained If annealing is completed, it will remove by carrying out wet etching of the protective coat.

[0038] Subsequently, in order to form the electrode by the side of n, apply a resist and patterning is performed. A resist film is prepared in the front face of a CHITSU-ized gallium system compound semiconductor layer on which the protective coat was removed as shown in drawing 2 (c). Dry etching removes a part of semiconductor layer, and the elevated-temperature buffer layer 3 or n type clad layer 4 which is n type layer is exposed. On the front face of the contact layer 7 of the n lateral electrode 9 which consists of metal membranes, such as aluminum electrically connected to n type layer on elevated-temperature buffer-layer 3 (or n type clad layer 4) exposed front face, and the compound semiconductor layer by which the laminating was carried out, Au, The p lateral electrode 8 which consists of metal membranes, such as an alloy of Au and Zn, is formed by sputtering etc., respectively. A semiconductor laser chip is formed by **********ing, making a part of contact layer 7 and p type clad layer into a mesa type configuration, and next, carrying out dicing to each chip according to the p lateral electrode 8.

[0039] Moreover, in the aforementioned example, although it was semiconductor laser, it is applicable about the semiconductor light emitting device of various structures, such as Light Emitting Diode of a double heterojunction, and Light Emitting Diode of pn junction. Moreover, about a CHITSU-ized gallium system compound semiconductor, it is not limited to the above-mentioned example, but what changed the composition ratio so that the bandgap energy and the refractive index of each semiconductor layer might generally be filled with AluGav In1-u-v N (0<=u<1, 0< v<=1, 0<u+v<=1) according to the target semiconductor light emitting device can be used. The same is said of what furthermore replaced a part or all of N of Alu Gav In1-u-vN by As and/or P.

[0040]

[Effect of the Invention] Since the portion of the contact layer of p lateral electrode which contacts p lateral electrode at least is formed by the semiconductor material with bandgap energy smaller than p type GaN,

while being able to make influence of surface level small according to the semiconductor light emitting device of this invention, contact resistance with p lateral electrode can be made small. Therefore, operating voltage can be made low and luminous efficiency can be raised.

[Brief Description of the Drawings]

[Drawing 1] It is cross-section explanatory drawing showing one example of the semiconductor light emitting device of this invention.

[Drawing 2] It is drawing showing the manufacturing process of the semiconductor light emitting device of drawing 1 .

[Drawing 3] It is explanatory drawing of the energy band of the contact layer of the semiconductor light emitting device of drawing 1 , and an electrode metal.

[Drawing 4] It is the perspective diagram showing an example of the conventional semiconductor light emitting device.

[Description of Notations]

4 N Type Clad Layer

5 Barrier Layer

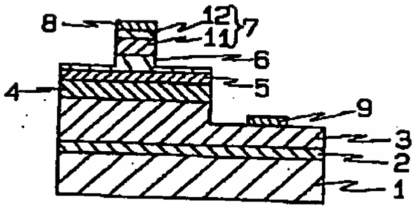
6 P Type Clad Layer

7 Contact Layer

11 GaN Layer

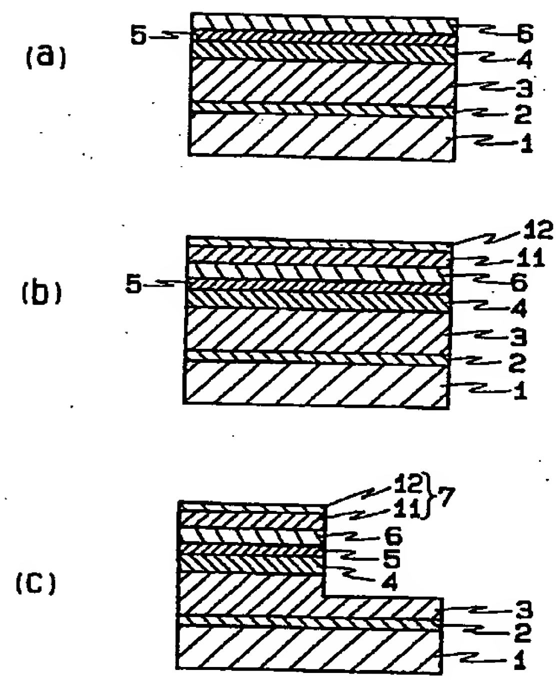
12 Inx Ga1-X N Layer

Fig. 1



4 n type clad layer
5 Barrier layer
6 p type clad layer
7 Contact layer
11 GaN layer
12 $In_xGa_{1-x}N$ layer

Fig. 2



4 n type clad layer
5 Barrier layer
6 p type clad layer
7 Contact layer
11 GaN layer
12 $In_xGa_{1-x}N$ layer

Fig. 4

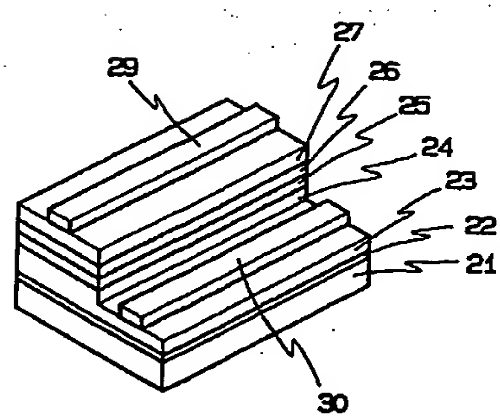
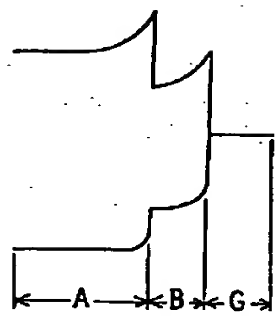
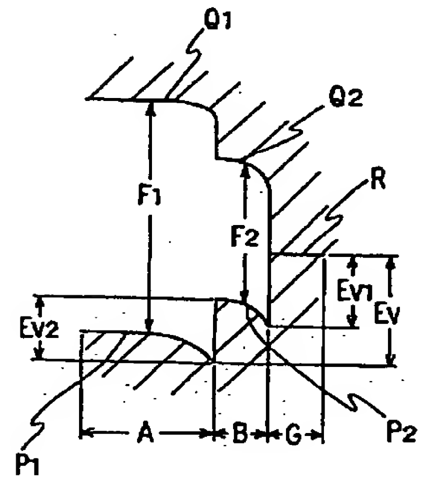


Fig. 3

(a)



(b)



(19)日本国特許庁(JP)　(12)公開特許公報（A）　(11)特許出願公開番号

特開平8－97468

(43)公開日　平成8年(1996)4月12日

(51)Int. Cl.⁶	識別記号	庁内整理番号	F I	技術表示箇所
H01L　33/00		C		
H01S　3/18				

審査請求　未請求　請求項の数4　OL　（全7頁）

(21)出願番号　特願平6－233179

(22)出願日　平成6年(1994)9月28日

(71)出願人　000116024
ローム株式会社
京都府京都市右京区西院溝崎町21番地

(72)発明者　尺田　幸男
京都市右京区西院溝崎町21番地　ローム株式会社内

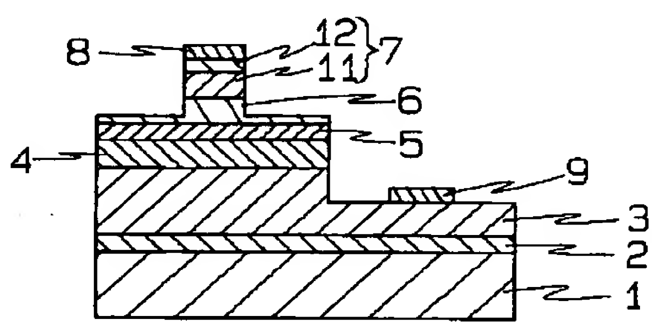
(74)代理人　弁理士　河村　洌　（外2名）

(54)【発明の名称】半導体発光素子

(57)【要約】

【目的】　p側電極とコンタクト層の接触抵抗を小さくして、動作電圧の低い半導体発光素子を提供する。

【構成】　基板1上に少なくともn型層およびp型層を含み発光部を有するとともに、チッ化ガリウム系化合物半導体層3、4、5、6が積層され、前記n型層およびp型層にそれぞれ接続されるn側電極9およびp側電極8が設けられてなる半導体発光素子であって、前記p側電極が設けられるコンタクト層7の表面がp型$In_xGa_{1-x}N$（$0<x<1$）、p型GaAs、p型GaP、p型$In_yGa_{1-y}As$（$0<y<1$）またはp型$In_yGa_{1-y}P$（$0<y<1$）である。



4　n型クラッド層
5　活性層
6　p型クラッド層
7　コンタクト層
11　GaN層
12　$In_xGa_{1-x}N$層

【特許請求の範囲】

【請求項1】　基板上に少なくともn型層およびp型層を含み発光部を有するチッ化ガリウム系化合物半導体層が積層されるとともに、前記n型層およびp型層にそれぞれ接続されるn側電極およびp側電極が設けられてなる半導体発光素子であって、前記p側電極が設けられる半導体層の少なくとも電極側表面がp型$In_xGa_{1-x}N$（$0<x<1$）である半導体発光素子。

【請求項2】　前記Inの組成比xが$0<x\leqq 0.5$である請求項1記載の半導体発光素子。

【請求項3】　基板上に少なくともn型層およびp型層を含み発光部を有するチッ化ガリウム系化合物半導体層が積層されるとともに、前記n型層およびp型層にそれぞれ接続されるn側電極およびp側電極が設けられてなる半導体発光素子であって、前記p側電極が設けられる半導体層の少なくとも電極側表面がp型GaAsまたはp型GaPである半導体発光素子。

【請求項4】　基板上に少なくともn型層およびp型層を含み発光部を有するチッ化ガリウム系化合物半導体層が積層されるとともに、前記n型層およびp型層にそれぞれ接続されるn側電極およびp側電極が設けられてなる半導体発光素子であって、前記p側電極が設けられる半導体層の少なくとも電極側表面がp型$In_yGa_{1-y}As$（$0<y<1$）またはp型$In_yGa_{1-y}P$（$0<y<1$）である半導体発光素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体発光素子に関する。さらに詳しくは、青色発光に好適なチッ化ガリウム系化合物半導体を用いた半導体発光素子に関する。

【0002】ここにチッ化ガリウム（GaN）系化合物半導体とは、III族元素のGaとV族元素のNとの化合物またはIII族元素のGaの一部がAl、Inなど他のIII族元素と置換したものおよび／またはV族元素のNの一部がP、Asなど他のV族元素と置換した化合物からなる半導体をいう。

【0003】また、半導体発光素子とは、pn接合またはpinなどダブルヘテロ接合を有する発光ダイオード（以下、LEDという）、スーパルミネッセントダイオード（SLD）または半導体レーザダイオード（LD）などの光を発生する半導体素子をいう。

【0004】

【従来の技術】従来、青色のLEDは、赤色や緑色に比べて輝度が小さく実用化に難点があったが、近年チッ化ガリウム系化合物半導体を用い、Mgをドーパントした低抵抗のp型半導体層がえられたことにより、輝度が向上し脚光をあびている。

【0005】従来のチッ化ガリウム系のLEDの製法はつぎに示されるような工程で行われ、その完成したチッ化ガリウム系化合物半導体を用いたLEDの斜視図を図4に示す。

【0006】まず、サファイア（Al_2O_3単結晶）などからなる基板21に400～700℃の低温で有機金属化合物気相成長法（以下、MOCVD法という）によりキャリアガスH_2とともに有機金属化合物ガスであるトリメチルガリウム（以下、TMGという）、アンモニア（NH_3）およびドーパントとしてのSiH_4などを供給し、n型のGaN層からなる低温バッファ層22を0.01～0.2μm程度形成し、ついで700～1200℃の高温で同じガスを供給し同じ組成のn型のGaNからなる高温バッファ層23を2～5μm程度形成する。

【0007】ついで前述のガスにさらにトリメチルアルミニウム（以下、TMAという）の原料ガスを加え、n型ドーパントのSiを含有したn型$Al_rGa_{1-r}N$（$0<r<1$）層を成膜し、ダブルヘテロ接合形成のためのn型クラッド層24を0.1～0.3μm程度形成する。

【0008】つぎに前述の原料ガスのTMAに代えてトリメチルインジウム（以下、TMIという）を導入し、バンドギャップエネルギーがクラッド層のそれより小さくなる材料、たとえば$In_sGa_{1-s}N$（$0<s<1$）からなる活性層25を0.05～0.1μm程度形成する。

【0009】さらに、n型クラッド層24の形成に用いたガスと同じ原料のガスで不純物原料ガスをSiH_4に代えてp型不純物としてのMgまたはZnのためのビスシクロペンタジエニルマグネシウム（以下、Cp_2Mgという）またはジメチル亜鉛（以下、DMZnという）を加えて反応管に導入し、p型クラッド層26であるp型$Al_rGa_{1-r}N$層を気相成長させる。これによりn型クラッド層24と活性層25とp型クラッド層26とによりダブルヘテロ接合が形成される。

【0010】ついでコンタクト層27形成のため、前述のバッファ層23と同様のガスで不純物原料ガスとしてCp_2MgまたはDMZnを供給してp型のGaN層を0.3～2μm成長させる。

【0011】そののちSiO_2、Si_3N_4などの保護膜を半導体層の成長層表面全面に設け、400～800℃、20～60分間程度のアニールを行い、p型クラッド層26およびキャップ層27の活性化を図り、保護膜を除去したのち、n側の電極を形成するため、レジストを塗布してパターニングを行い、成長した各半導体層の一部をドライエッチングにより除去してn型GaN層であるバッファ層23またはn型クラッド層24を露出させ、n側の電極30、p側の電極29をスパッタリングなどにより形成し、ダイシングすることによりLEDチップを形成している。

【0012】

【発明が解決しようとする課題】従来のチッ化ガリウム

系化合物半導体を用いた半導体発光素子では、ｐ側電極が設けられるコンタクト層２７としてＧａＮ層が用いられているが、表面準位の変動に影響されること、電極として用いられるＡｕやＡｕとＺｎの合金などの金属の伝導帯とＧａＮの価電子帯とのエネルギーギャップが大きいことなどの理由により、結果的に電極金属とコンタクト層との接触抵抗が安定せずかつ、接触抵抗が大きくなり動作電圧が高くなるという問題がある。この問題はｐ型層のキャリア濃度を高くできないという基本問題に起因し、さらに電流注入領域をストライプ状に制限する半導体レーザで、電極の幅をストライプ形状に形成するタイプでは電極の接触面積が小さくなるため、とくに顕著となる。

【００１３】本発明はこのような問題を解決し、ｐ側電極とコンタクト層との接触抵抗が小さく、低い動作電圧で、大きな出力がえられる半導体発光素子を提供することを目的とする。

【００１４】

【課題を解決するための手段】本発明の半導体発光素子は、基板上に少なくともｎ型層およびｐ型層を含み発光部を有するチッ化ガリウム系化合物半導体層が積層されるとともに、前記ｎ型層およびｐ型層にそれぞれ接続されるｎ側電極およびｐ側電極が設けられてなる半導体発光素子であって、前記ｐ側電極が設けられる半導体層の少なくとも電極側表面にｐ型$In_xGa_{1-x}N$（$0<x<1$）またはｐ型ＧａＡｓもしくはｐ型ＧａＰまたはｐ型$In_yGa_{1-y}As$（$0<y<1$）もしくは$In_yGa_{1-y}P$（$0<y<1$）が設けられている。

【００１５】前記$In_xGa_{1-x}N$のＩｎの組成比ｘが$0<x\leqq0.5$であることが、格子不整の問題が現われることがなく、接触抵抗を下げることができるため好ましい。

【００１６】

【作用】本発明の半導体発光素子によれば、ｐ側電極が設けられるコンタクト層の表面に$In_xGa_{1-x}N$またはＧａＡｓもしくはＧａＰまたは$In_yGa_{1-y}As$もしくは$In_yGa_{1-y}P$が用いられているため、半導体層と電極との接触抵抗が小さくなる。すなわち、$In_xGa_{1-x}N$などのこれらの半導体層はＧａＮよりバンドギャップエネルギー（禁制帯幅）が小さく酸化されにくいため、表面準位が発生しにくく、表面準位による電子や正孔のトラップによる電流の流れにくさ（接触抵抗）が小さくなる。また$In_xGa_{1-x}N$などの半導体層はＧａＮに比べてバンドギャップエネルギー（禁制帯幅）が小さく、電極としての金属の伝導帯のエネルギー準位と半導体層の価電子帯とのエネルギーギャップが小さく正孔が流れ易い。$In_xGa_{1-x}N$層とＧａＮ層とのあいだには価電子帯のエネルギー準位にギャップが生じているが、電極金属とＧａＮ層とのエネルギーギャップE_vは金属と$In_xGa_{1-x}N$層とのエネルギーギャップE_{v1}と$In_xGa_{1-x}N$層とＧａＮ層とのエネルギーギャップE_{v2}とに分割されているため、小さいエネルギーギャップE_{v1}を乗り越えた正孔または電子は小さいエネルギーギャップE_{v2}をさらに乗り越えればよく、直接大きなエネルギーギャップE_vを乗り越えなくてもよいため、見掛け上接触抵抗が小さくなる。

【００１７】ＧａＡｓやＧａＰについても$In_xGa_{1-x}N$と同様にバンドギャップエネルギー（禁制帯幅）が小さく酸化されにくいため、表面準位が生じにくく、またバンドギャップエネルギーは$In_xGa_{1-x}N$よりも小さく、一層接触抵抗が小さくなる。

【００１８】また$In_yGa_{1-y}As$もしくは$In_yGa_{1-y}P$は前述の$In_xGa_{1-x}N$と同様にＩｎがさらにバンドギャップエネルギー（禁制帯幅）を小さくする役割をし、一層接触抵抗を小さくする作用をする。このばあい、格子整合については$In_xGa_{1-x}N$よりも大きくずれるが、バンドギャップエネルギー減少の効果の方が大きい。またｐ型キャリア濃度もより上げられる。

【００１９】

【実施例】つぎに添付図面を参照しながら本発明の半導体発光素子を説明する。

【００２０】図１は本発明の半導体発光素子の一実施例の断面説明図、図２はその工程説明図、図３は図１の半導体発光素子のコンタクト層とｐ側電極のエネルギーバンドを示す図である。

【００２１】図１に示されるように、本発明の半導体発光素子の一実施例は、たとえばサファイア（Al_2O_3単結晶）などの基板１上にｎ型のＧａＮなどからなる０．０１～０．２μm程度の低温バッファ層２、２～５μm程度の高温バッファ層３、ｎ型の$Al_rGa_{1-r}N$（$0<r<1$）からなる０．１～０．３μm程度の下部クラッド層４、ノンドープまたはｎ型もしくはｐ型の$In_sGa_{1-s}N$（$0<s<1$）からなり、下部クラッド層４よりバンドギャップエネルギーが小さく、屈折率の大きい０．０５～０．１μm程度の活性層５、下部クラッド層４と同じ組成でｐ型である０．１～０．３μm程度の上部クラッド層６、バッファ層２、３と同じ組成で低抵抗層である０．３～２μm程度のｐ型のＧａＮ層１１およびその表面側に設けられた０．０５～０．２μm程度のｐ型の$In_xGa_{1-x}N$（$0<x<1$）層１２からなるコンタクト層７が順次積層され、コンタクト層７の表面の$In_xGa_{1-x}N$層１２にｐ側電極８、積層された半導体層の一部をエッチングして露出したｎ型クラッド層４または高温バッファ層３にｎ側電極９が設けられて、本発明の半導体レーザのチップが形成されている。

【００２２】本発明の半導体発光素子はチッ化ガリウム系化合物半導体層が積層され、ｐ側電極８が設けられるｐ型のコンタクト層７がＧａＮよりもバンドギャップエネルギーが小さく、かつ、表面準位の発生しにくい材料

である、たとえばｐ型のＩｎ$_x$Ｇａ$_{1-x}$Ｎ層１２がＧａＮ層１１の表面に設けられ、Ｉｎ$_x$Ｇａ$_{1-x}$Ｎ層１２上にｐ側電極８が設けられていることに特徴がある。ＧａＮにＩｎを混晶させると格子不整合になるため、活性層のようにバンドギャップエネルギーの小さい材料が不可欠な層以外には使用されず、コンタクト層７にＩｎ$_x$Ｇａ$_{1-x}$Ｎ層を用いることは全然発想もされていない。しかしチッ化ガリウム系化合物半導体を用いた半導体発光素子ではｐ型層のキャリア濃度を一定値以上に上げることができず、ｐ型層とｐ側電極との接触抵抗の増大が動作電圧を上げ発光効率を低下させる原因となっていた。本発明者は鋭意検討を重ねた結果、少々の格子不整合が生じても成膜される半導体層の厚さを０．０５～０．２μｍ程度にすることにより格子不整合の問題を克服し、金属との接触抵抗の低下を達成できることを見出し、本発明を完成するに至った。

【００２３】バンドギャップエネルギーの小さい材料としてＩｎを含有させたＩｎ$_x$Ｇａ$_{1-x}$Ｎを用いるばあい、Ｉｎの組成比が大きくなると、前述の半導層の厚さにしても転位発生などの現象が現われ好ましくなかったが、Ｉｎの組成比ｘを０＜ｘ≦０．５、好ましくは０．０５≦ｘ≦０．３、さらに好ましくは０．０５≦ｘ≦０．２にすることにより転位発生の問題が生じることもなく、金属との接触抵抗を小さくすることができた。

【００２４】バンドギャップエネルギーの小さい材料としてＩｎ$_x$Ｇａ$_{1-x}$Ｎの代りにＧａＡｓまたはＧａＰを用いても同様に金属との接触抵抗が小さく、しかも半導体層表面の表面準位も発生しにくく、低い動作電圧での動作がえられた。ＧａＡｓやＧａＰはＧａＮ系と成長温度が異なるが、ＧａＮ系を成膜したのち、ＭＯＣＶＤ装置内の温度を５００～８００℃に下げて成長させることによりえられる。またＧａＡｓやＧａＰもＧａＮと格子不整合になるが、前述の厚さ０．０５～０．２μｍ程度にすることにより格子不整による影響はある程度小さくなる。

【００２５】ＧａＡｓやＧａＰにさらにＩｎを混晶させることにより、ＡｌやＧａよりも酸化されにくい金属と合金化しやすいという特性を利用することができ、一層接触抵抗を低減させることができた。このばあい、Ｉｎの組成比を０～０．５程度と増やすことができる。

【００２６】つぎに、図３を参照しながらバンドギャップエネルギーの小さい半導体層をコンタクト層７の表面に設けることにより、ｐ側電極との接触抵抗が小さくなる原理について説明する。

【００２７】図３はコンタクト層７とｐ側電極８のエネルギーバンドを示した図で、図の左側がコンタクト層７のｐ型クラッド層６側、右側がｐ側電極８側を示し、ＡがＧａＮ層１１、ＢがＩｎ$_x$Ｇａ$_{1-x}$Ｎ層１２、Ｇがｐ側電極８の一部のそれぞれのエネルギーバンドを示す。図３（ａ）、（ｂ）は半導体層の組成や半導体層表面に設けられる電極用金属の種類などによってＧａＮ層１１やＩｎ$_x$Ｇａ$_{1-x}$Ｎ層１２の表面でエネルギー準位が上がったり下がったりする状況を模式的に示したもので、いずれの状態でも同様の現象を示す。図３において、Ｐ$_1$、Ｐ$_2$はそれぞれＧａＮおよびＩｎ$_x$Ｇａ$_{1-x}$Ｎの価電子帯、Ｑ$_1$、Ｑ$_2$はそれぞれ伝導帯、Ｒは電極金属の電子が最も多いエネルギー準位を示す。またＰ$_1$とＱ$_1$のギャップＦ$_1$およびＰ$_2$とＱ$_2$のギャップＦ$_2$はそれぞれＧａＮおよびＩｎ$_x$Ｇａ$_{1-x}$Ｎのバンドギャップエネルギー（禁制帯幅）を示す。

【００２８】ｐ側電極からコンタクト層への電流の流れは電極金属のエネルギー準位ＲからＧａＮの価電子帯Ｐ$_1$へ正孔が移動することを意味するが、本発明によればＩｎ$_x$Ｇａ$_{1-x}$Ｎ層１２が設けられているため、一旦Ｉｎ$_x$Ｇａ$_{1-x}$Ｎ層１２の価電子帯Ｐ$_2$にギャップエネルギーＥ$_{v1}$を乗り越えて正孔が流れ、ついでＰ$_2$からＰ$_1$へのギャップエネルギーＥ$_{v2}$を乗り越えて流れればよく、Ｉｎ$_x$Ｇａ$_{1-x}$Ｎがないばあいのギャップエネルギーを一度に乗り越える必要がないため流れ易い。このばあいの電流は温度の項も含んだ定数をそれぞれｋ$_1$、ｋ$_2$とすると、$\mathrm{exp}\{-(k_1 E_{v1}+k_2 E_{v2})\}$で表わせる。このようにエネルギー障壁が２段に分割されるのはＩｎ$_x$Ｇａ$_{1-x}$Ｎの禁制帯幅Ｆ$_2$がＧａＮの禁制帯幅Ｆ$_1$より小さいためであり、理想的にはＧａＮの禁制帯幅Ｆ$_1$の１／２程度の禁制帯幅の材料を用いることが望ましい。

【００２９】ＧａＡｓもしくはＧａＰまたはＩｎ$_y$Ｇａ$_{1-y}$ＡｓもしくはＩｎ$_y$Ｇａ$_{1-y}$Ｐも禁制帯幅が同様の関係にあり、同じように接触抵抗が小さくなる。

【００３０】つぎに図１の半導体レーザの製法について図２を参照しながら説明する。

【００３１】まず、図２（ａ）に示されるように、サファイアなどからなる基板１に、ＭＯＣＶＤ法によりキャリアガスＨ$_2$とともに有機金属化合物ガスであるＴＭＧ、ＮＨ$_3$およびドーパントとしてのＳｉＨ$_4$などを供給し、ｎ型ＧａＮ層などのチッ化ガリウム系半導体層からなる低温バッファ層２および高温バッファ層３をそれぞれ０．０１～０．２μｍ、２～５μｍ程度成長する。

【００３２】ついで前述のガスにさらにＴＭＡを加え、ｎ型ドーパントのＳｉなどをＳｉＨ$_4$ガスなどとして含有したｎ型クラッド層４を１～２μｍ程度形成する。

【００３３】つぎに、バンドギャップエネルギーがクラッド層のそれより小さくなる材料として、たとえば前述の原料ガスに代えてＴＭＩを導入し、活性層５を０．０５～０．１μｍ程度形成し、さらに、ｎ型クラッド層４の形成に用いたガスと同じ原料のガスでドーパントガスをＳｉＨ$_4$に代えてｐ型不純物としてＣｐ$_2$ＭｇまたはＤＭＺｎとして反応管に導入し、ｐ型クラッド層６であるｐ型ＧａＮ層を気相成長させる。

【００３４】ついで図２（ｂ）に示されるように、コン

タクト層形成のため、前述のバッファ層3と同様のガスでドーパントガスとしてCp_2MgまたはDMZnを供給してp型のGaN層11を0．3～2μm程度の厚さに成長させる。

【0035】さらに、p側電極との接触抵抗を小さくするために前述のGaN層11と同様の原料ガスにTMIを加えて$In_xGa_{1-x}N$（$0<x<1$、たとえば$x=0.1$）層12を0．05～0．2μm程度に形成する。あまり$In_xGa_{1-x}N$層が厚いとこの膜自体の抵抗が全体に影響し、薄すぎると接触抵抗を下げることができないからである。

【0036】前述の説明では、コンタクト層の一部としてp型の$In_xGa_{1-x}N$層を用いたが、p型の$In_xGa_{1-x}N$にかえて、p型GaAs、p型GaP、p型$In_yGa_{1-y}As$（$0<y<1$、たとえば$y=0.2$）またはp型$In_yGa_{1-y}P$（$0<y<1$、たとえば$y=0.5$）をp側電極に接触する側のコンタクト層として形成することによっても同様の効果をうることができる。このばあいMOCVD装置内の温度を500～800℃に下げ、前述のTMIに代えて、またはTMIとともにターシャリブチルアルシン（TBA）またはターシャルブチルホスフィン（TBP）を導入することによりえられる。

【0037】そののちSiO_2、Si_3N_4などの保護膜を半導体層の成長層の表面全面に設け、400～800℃、20～60分間程度のアニールまたは電子線照射を行い、p型クラッド層6およびコンタクト層7の活性化を図る。アニールが完了すると、保護膜をウエットエッチングすることにより除去する。

【0038】ついで、n側の電極を形成するため、レジストを塗布してパターニングを行い、図2（c）に示されるように保護膜の除去されたチッ化ガリウム系化合物半導体層の表面にレジスト膜を設け、半導体層の一部をドライエッチングにより除去し、n型層である高温バッファ層3またはn型クラッド層4を露出させ、露出した高温バッファ層3（またはn型クラッド層4）表面でn型層に電気的に接続されるAlなどの金属膜からなるn側電極9、積層された化合物半導体層のコンタクト層7の表面にAu、AuとZnの合金などの金属膜からなるp側電極8を、それぞれスパッタリングなどにより形成する。つぎに、p側電極8に合わせてコンタクト層7およびp型クラッド層の一部をエッチングしてメサ型形状にし各チップにダイシングすることにより半導体レーザチップが形成される。

【0039】また、前記実施例では半導体レーザであったが、ダブルヘテロ接合のLEDやpn接合のLEDなど種々の構造の半導体発光素子について適用できる。またチッ化ガリウム系化合物半導体についても、前述の例に限定されず、一般に$Al_uGa_vIn_{1-u-v}N$（$0\leqq u<1$、$0<v\leqq 1$、$0<u+v\leqq 1$）で目的の半導体発光素子に応じて各半導体層のバンドギャップエネルギーや屈折率を満たすように組成比を変えたものを用いることができる。さらに$Al_uGa_vIn_{1-u-v}N$のNの一部または全部をAsおよび／またはPで置換したものでも同様である。

【0040】

【発明の効果】本発明の半導体発光素子によれば、p側電極のコンタクト層の少なくともp側電極に接触する部分をp型GaNよりもバンドギャップエネルギーの小さい半導体材料で形成しているので、表面準位の影響を小さくすることができるとともにp側電極との接触抵抗を小さくすることができる。したがって、動作電圧を低くすることができ、発光効率を向上させることができる。

【図面の簡単な説明】

【図1】本発明の半導体発光素子の一実施例を示す断面説明図である。

【図2】図1の半導体発光素子の製造工程を示す図である。

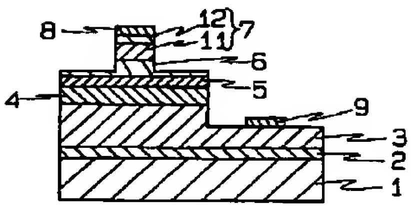
【図3】図1の半導体発光素子のコンタクト層と電極金属とのエネルギーバンドの説明図である。

【図4】従来の半導体発光素子の一例を示す斜視図である。

【符号の説明】

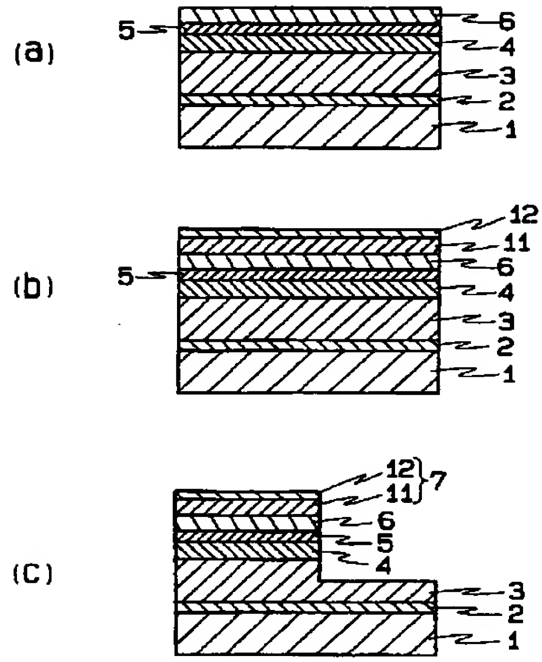
4　n型クラッド層
5　活性層
6　p型クラッド層
7　コンタクト層
11　GaN層
12　$In_xGa_{1-x}N$層

【図1】



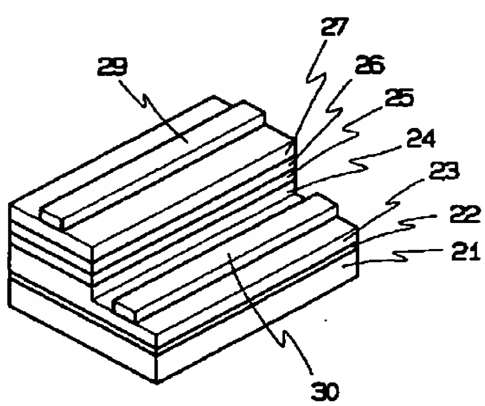
4 n型クラッド層
5 活性層
6 p型クラッド層
7 コンタクト層
11 GaN層
12 $In_x Ga_{1-x}$ N層

【図2】



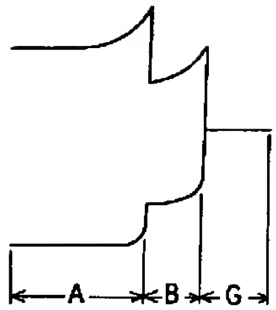
4 n型クラッド層
5 活性層
6 p型クラッド層
7 コンタクト層
11 GaN層
12 $In_x Ga_{1-x}$ N層

【図4】

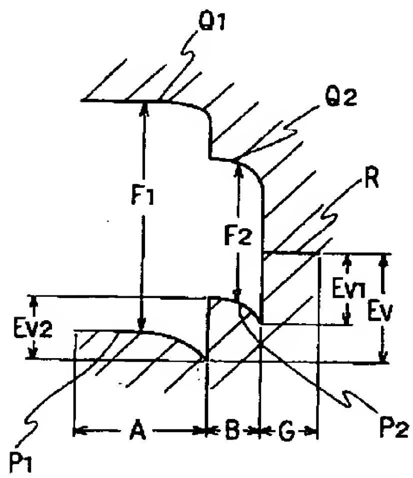


【図３】

(a)



(b)



This Page Blank (uspto)

Page Blank (uspto)